

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-086425

(43)Date of publication of application : 20.03.2003

(51)Int.Cl.

H01F 17/00

H01F 17/02

H01F 41/04

(21)Application number : 2001-277138

(71)Applicant : FDK CORP

(22)Date of filing : 12.09.2001

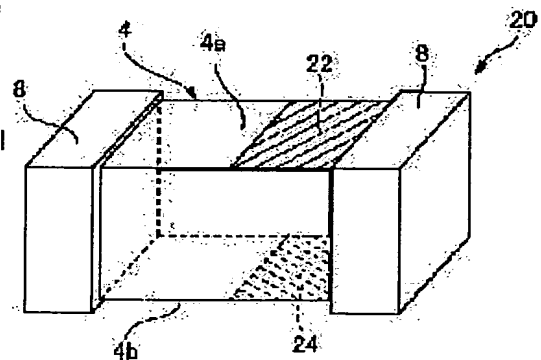
(72)Inventor : SUZUKI YASUO
OBA YOSHINARI

(54) LAMINATED CHIP INDUCTOR AND METHOD OF MANUFACTURING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a laminated chip inductor, which can be easily used to perform the measurement of inductance value and Q-value in the product test for the actual mounting, and also to provide a method of manufacturing the same laminated chip inductor.

SOLUTION: The laminated chip inductor 20 is provided with a laminate 4 provided therein with a coil, an external electrode terminal 8 connected to both ends of coil provided at both ends of the laminate 4, and identification markers 22, 24 respectively provided to mounting surface 4a and a circumferential side face 4b facing the mounting surface of the laminate 4. Two identification markers 22, 24 are colored with different colors or are given different patterns. Direction of markers is set, so that the mounting surface is directed upward at the time of product test with reference to an identification marker 24 of the mounting surface at the time of product test. A measuring terminal is pressed to the external electrode terminal from the upper side for the measurement of inductance value and Q-value.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-86425
(P2003-86425A)

(43) 公開日 平成15年3月20日 (2003.3.20)

(51) Int.Cl. ⁷	識別記号	F I	データベース(参考)
H 0 1 F 17/00		H 0 1 F 17/00	D 5 E 0 6 2
17/02		17/02	5 E 0 7 0
41/04		41/04	B

審査請求 未請求 請求項の数 5 O L (全 6 頁)

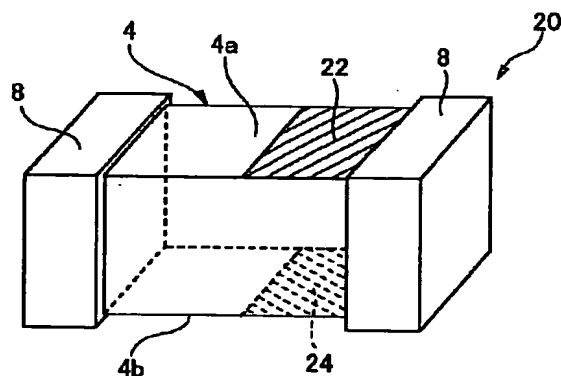
(21) 出願番号	特願2001-277138(P2001-277138)	(71) 出願人	000237721 エフ・ディー・ケイ株式会社 東京都港区新橋5丁目36番11号
(22) 出願日	平成13年9月12日 (2001.9.12)	(72) 発明者	鈴木 靖生 東京都港区新橋5丁目36番11号 エフ・デ イー・ケイ株式会社内
		(72) 発明者	大場 佳成 東京都港区新橋5丁目36番11号 エフ・デ イー・ケイ株式会社内
		(74) 代理人	100071283 弁理士 一色 健輔 (外3名)
		Fターム(参考)	5E062 DD04 5E070 AA01 CB02 CB13

(54) 【発明の名称】 積層チップインダクタ及びその製造方法

(57) 【要約】

【課題】 実際の実装に即したインダクタンス値やQ値の測定を製品検査において容易に実施し得る積層チップインダクタ及びその製造方法の提供。

【解決手段】 積層チップインダクタ20は、内部にコイルを備えた積層体4と、その両端部に設けられコイル両端部に接続された外部電極端子8と、積層体4の実装面4a及びこれと対向する周側面4bにそれぞれ設けられた識別マーカー22、24とを備えている。2つの識別マーカー22、24はそれぞれ異なる色に着色され或いは異なるパターンが付され、製品検査時には実装面の識別マーカー24を基準に実装面が上方を向くように方向が揃えられ、その上方から測定端子が外部電極端子に押し当てられてインダクタンス値やQ値の測定を行う。



【特許請求の範囲】

【請求項1】 電気絶縁層と導体パターンとを交互に積層して形成された積層体と、この積層体内部に前記各導体パターンの各端部が順次接続されて形成された螺旋状のコイルと、前記積層体の外表面に前記コイルの各端部に各々電氣的に接続されて設けられた外部電極端子とを備えた積層チップインダクタにおいて、前記積層体の実装面及び該実装面と相対向する他方の周側面にそれぞれの周側面を個別に識別可能な2種類の識別マーカを設けたことを特徴とする積層チップインダクタ。

【請求項2】 前記識別マーカとして、色の異なる識別マーカを設けたことを特徴とする請求項1に記載の積層チップインダクタ。

【請求項3】 前記識別マーカとして、形状の異なる識別マーカを設けたことを特徴とする請求項1または2に記載の積層チップインダクタ。

【請求項4】 前記2つの識別マーカが前記積層体を挟んで面対称の位置関係に配置されていることを特徴とする請求項1～3のいずれか1項に記載の積層チップインダクタ。

【請求項5】 基板上に第1の識別マーカを薄層状に形成し、この第1の識別マーカの上に電気絶縁層と導体パターンとを交互に積層して積層体を形成するとともに、この積層体内部に前記各導体パターンの各端部を順次接続して螺旋状のコイルを形成し、次にその積層体の上面に前記第1の識別マーカとは別個に識別可能な第2の識別マーカを薄層状に形成し、その後、形成された積層体を前記基板から分離し、該積層体を所定の寸法に切断後焼成し、当該積層体の両端部に前記コイルの各端部にそれぞれ電氣的に接続される一対の外部電極端子を薄層状に設けることを特徴とする積層チップインダクタの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、携帯電話等の機器に搭載される表面実装型の積層チップインダクタ及びその製造方法に関し、特にその積層チップインダクタが実装された製品の精度を向上させるための技術に関する。

【0002】

【従来の技術】 一般的に知られている従来の積層チップインダクタの一例を図6を参照にして説明すると、この積層チップインダクタ2は電気絶縁層と導体パターン7とが交互に積層されて横長の直方体状に形成されたもので、導体パターン7の各端部は積層方向に沿って順次接続されて内部に螺旋状のコイル6を形成している。電気絶縁層はフェライト等の磁性体セラミックスや誘電体セラミックス等の電気絶縁材料で形成され、導体パターン7は銀ペースト等の導体ペーストにより形成されている。

【0003】 このようにして形成された積層体4の両端

部には積層体4内部のコイル6の両端部6a、6bにそれぞれ接続される外部電極端子8が設けられる。この外部電極端子8は積層体4の両端部をそれぞれ導体ペースト等にディップ（浸漬）する等により所定の厚みの膜層として形成される。この外部電極端子8は、当該積層チップインダクタ2を電子回路基板上等へ実装したときに、そこに設けられた接続端子と電氣的に接続される。

【0004】 また、この積層チップインダクタ2の周側面の一面には、図7に示すように、識別マーカ10が設けられている。この識別マーカ10は、積層チップインダクタ2内部のコイル6の巻回方向やコイル6の巻出し位置などを外部から認識するためのもので、積層体4の周側面のうち例えば上面4aなど1つの側面に設けられ、積層チップインダクタを電子回路基板上へ実装する時や、これらを保管用テープの凹所内に方向を揃えて収容する際に利用される。

【0005】 この他、識別マーカ10については、積層体4の中心を挟んで点対称となる上下の周側面に同一形態で設けられた例があり、この場合には2つの周側面のいずれか一方を基準に積層チップインダクタの方向が揃えられるようになっている。

【0006】

【発明が解決しようとする課題】 ところで、このような積層チップインダクタ2にあつては、製造後製品として出荷する際に当該製品が実装時に所望の性能を発揮するか否かを調べる製品検査に付せられる。この製品検査では、識別マーカ10を利用して実際の実装時と同様に識別マーカ10が上方に位置するように積層チップインダクタ2の方向を揃えた後、積層チップインダクタ2の各外部電極端子8にそれぞれ上方から測定端子を当ててインダクタンス値やQ値を測定している。そして、その測定値が所定の公差内にある積層チップインダクタ2を合格品として、その外部電極端子8の下面を電子回路基板上へ実装するようにしている。

【0007】 しかしながら、この積層チップインダクタ2にあつては、製造時における電気絶縁層と導体パターンとの積層精度の相違により、内部のコイル6が中心位置から若干上方若しくは下方に偏って形成されることがあり、このため、外部電極端子8の上面側に測定端子を当てて測定した場合と下面側に測定端子を当てて測定した場合とでインダクタンス値に若干の差が生じることがある。すなわち、実際に外部電極端子8の下面を電子回路基板上へ実装したときのインダクタンス値と外部電極端子8の上面側から測定したときのインダクタンス値とは若干異なる場合がある。それ故、従来の積層チップインダクタを実装した回路基板では測定したインダクタンス値等が実際に実装したインダクタンス値と異なることになり、精度上問題があった。

【0008】 本発明は、このような事情に鑑みてなされたものであつて、その目的は、製品検査において実際の

実装時のインダクタンス値等を高精度に測定することができるよう積層チップインダクタ及びその製造方法を提供することにある。

【0009】

【課題を解決するための手段】このような目的を達成するために本発明に係る積層チップインダクタにあっては、電気絶縁層と導体パターンとを交互に積層して形成された積層体と、この積層体内部に前記各導体パターンの各端部が順次接続されて形成された螺旋状のコイルと、前記積層体の外表面に前記コイルの各端部に各々電氣的に接続されて設けられた外部電極端子とを備えた積層チップインダクタにおいて、前記積層体の実装面及び該実装面と相対向する他方の周側面にそれぞれの周側面を個別に識別可能な2種類の識別マーカを設けたことを特徴とする（請求項1）。

【0010】この積層チップインダクタにあっては、このように少なくとも2種類の識別マーカを設けたことで、実装面を上方に位置させた状態でその上方から検査器の端子を積層チップインダクタの外部電極端子に当てて積層チップインダクタのインダクタンス値やQ値を測定し、その後これを反転して他方の識別マーカを上方にして保管用テープに予め設けられた凹所内に収容される。

【0011】これによって内部コイルの中心位置からのズレに関係なく、実際の実装に合った測定値を得ることができ、製品検査時により高精度なインダクタンス値やQ値を測定することができ、狭公差に対応することができる。

【0012】また、本発明に係る積層チップインダクタにあっては、前記識別マーカとして、色の異なる2種類の識別マーカを設けるか（請求項2）、または形状（パターン）の異なる2種類の識別マーカを設けることを特徴とする（請求項3）。このように色または形状の異なる識別マーカを設けることで、各識別マーカを各々個別に簡単に識別することができる。

【0013】また、この積層チップインダクタにあっては、前記2つの識別マーカが前記積層体を挟んで対称の位置関係に配置されていることを特徴とする（請求項4）。

【0014】また、本発明に係る積層チップインダクタの製造方法にあっては、基板上に第1の識別マーカを薄層状に形成し、この第1の識別マーカの上に電気絶縁層と導体パターンとを交互に積層して積層体を形成するとともに、この積層体内部に前記各導体パターンの各端部を順次接続して螺旋状のコイルを形成し、次にその積層体の上面に前記第1の識別マーカとは別個に識別可能な第2の識別マーカを薄層状に形成し、その後、形成された積層体を前記基板から分離し、該積層体を所定の寸法に切断後焼成し、当該積層体の両端部に前記コイルの各端部にそれぞれ電氣的に接続される一対の外部

電極端子を薄層状に設けることを特徴とする（請求項5）。

【0015】このような製造方法を採用することによって、積層体の相対向する周側面にそれぞれ相互に形態の異なる識別マーカを容易に設けることができ、これによって、本発明に係る積層チップインダクタを非常に簡単に製造することができる。

【0016】

【発明の実施の形態】以下に本発明に係る積層チップインダクタ及びその製造方法の一実施形態について添付図面を用いて説明する。図1及び図2は、本発明に係る積層チップインダクタの一実施形態を示したものである。図1はその積層チップインダクタの外観を示した斜視図であり、図2はその積層チップインダクタの縦断面図である。なお、ここで従来と同一の構成要素には同一の符号を付すものとする。

【0017】この積層チップインダクタ20は、図1に示すように、積層体4と、この積層体4の両端部にそれぞれ設けられた一対の外部電極端子8と、積層体4の上面4aおよび下面4bにそれぞれ設けられた2つの識別マーカ22、24とを備えている。積層体4は、図6に示すように、従来と同様にフェライト等の磁性体セラミックスや誘電体セラミックス等の電気絶縁材料により形成された電気絶縁層と、金属材料等からなる導体ペーストにより形成された導体パターン7とを交互に積層してチップ状に成形したもので、本実施形態では横長な直方体状に成形されている。

【0018】その内部には、前記導体パターン7が積層方向に沿って順次接続されて螺旋状のコイル6が設けられている。このコイル6の両端部はそれぞれ外部電極端子8に電氣的に接続されている。この外部電極端子8は、横長な直方体形状の積層体4の左右の両端部を銀ペースト等の中に浸漬（ディッピング）することによって形成されている。

【0019】識別マーカ22、24は、それぞれ異なる色で着色された2種類の識別マーカであり、各々個別に識別可能である。各識別マーカ22、24の色は、例えば黒と赤といったように積層体4を形成する電気絶縁層の下地の色とは異なる色に設定され、CCDカメラなどによって容易に弁別できる。

【0020】本実施形態では、上方の識別マーカ22は、積層体4の一方の端面側に偏る形で設けられ、コイル6の巻回方向とともに、コイル6の巻き出し位置を外部から認識できるように形成されている。これに対して、下方の識別マーカ24は上方の識別マーカ22に対して対称位置に設けられている。

【0021】この積層チップインダクタ20に対して製品検査を行う際には、まず、製造された多数の直方体の積層チップインダクタを長手方向に向けながら、例えば所定の微振動を加えながら螺旋状に搬送するパーツフィ

ーダーで搬送し、パーツフィーダーの出口近傍に設けた選別手段により、積層チップインダクタの当初下面に付された識別マーカ－24が上面の一方端面側、例えば上面前方、に位置している積層チップインダクタのみを正しい位置にあるものとして選別してパーツフィーダーの出口端に向けて搬送を継続させ、他の積層チップインダクタはパーツフィーダーの出口近傍からパーツフィーダーの中央部に戻すといった操作を行う。これによって、前記識別マーカ－24が上面の一方端面側に位置している積層チップインダクタのみをパーツフィーダーの出口端から整列排出する。そして、このように排出された積層チップインダクタの上方から検査装置（図示せず）の測定端子を外部電極端子8に押し当ててインダクタンス値の測定やQ値の測定を行う。そして、インダクタンス値やQ値が所定の製品条件をクリアしないものについては不良品として排除する処理を行う。

【0022】次に所定の条件をクリアした積層チップインダクタ20を梱包する作業を行う。ここでは、前記のように当初下面の識別マーカ－24が上面の一方端面側に位置してパーツフィーダーから一列に排出され、検査装置を良品（合格品）として通過した積層チップインダクタを、トンネル状ねじり搬送装置に順次送り込みながらその間で180度回転して、上記識別マーカ－24が積層チップインダクタの下面に位置するようにする。即ち、このトンネル状ねじり装置を通過した全ての積層チップインダクタ20では上面の一端側に識別マーカ－22が位置するようになっている。この積層チップインダクタの搬送路の下方には予め上面に凹所が整列して形成された保管用テープが供給され、このテープの凹所内に前記積層チップインダクタが順次挿入され、保管テープの上面には積層チップインダクタの当初上面に付された識別マーカ－22が現れるようになっている。その後、このテープは巻き取られて保管される。この積層チップインダクタを基板上に実装するときに、保管用テープが巻き戻されながら供給され、テープの凹所内から積層チップインダクタ20が一個ずつ取り出されてその下面4b側が基板上に実装される。

【0023】尚、上記の積層チップインダクタを反転するためにトンネル状ねじり搬送装置を通過させたが、これとは別に、例えば積層チップインダクタを水平路から湾曲路を経由して垂直路に向けて搬送するようにし、この積層チップインダクタの搬送路に対して前記垂直路の垂直面と対称な位置関係に保管用テープを搬送し、このテープの上面には積層チップインダクタが丁度格納される寸法の凹所が形成されており、整列された積層チップインダクタとテープの凹所とがそれぞれの垂直路で合体した時に、その凹所内に積層チップインダクタが識別マーカ－22を外方に露出した状態で収納されるようにすることもできる。

【0024】以上この積層チップインダクタ20にあっ

ては、このように色の異なる2種類の識別マーカ－22、24が、積層体4の相対向する周側面4a、4bにそれぞれ設けられていることで、これら2つの識別マーカ－22、24のうち下方の識別マーカ－を反転した積層チップインダクタの測定用に使用し、上方の識別マーカ－22を従来と同様に実装時の確認用として利用することができる。このように測定された積層チップインダクタを回路基板に実装すると、内部コイル6の中心位置からのズレに関係なく、測定値と実装値とが合致する。このことから、製品検査時によりその製品は予め測定したインダクタンス値やQ値となっているので、狭公差に対応することができる。

【0025】図3及び図4は、本発明に係る積層チップインダクタの他の実施形態を示したものである。図3はその積層チップインダクタ30の上面図であり、図4はその積層チップインダクタ30の下面図である。この積層チップインダクタ30は、前記実施形態における色の異なる識別マーカ－22、24の代わりに、相互に形状の異なる2種類の識別マーカ－32、34を積層体4の上面4aおよび下面4bにそれぞれ設けたものである。上面4aに設けられた識別マーカ－32は、積層体4の長手方向に対して直交する方向に帯状に設けられ、下面4bに設けられた識別マーカ－34は、積層体4の長手方向に対して平行に帯状に設けられている。本実施形態では、これら2つの識別マーカ－32、34は、共に積層体4の周側面の片側に偏る形で設けられている。

【0026】このように形状の異なる識別マーカ－32、34であっても、前記実施形態と同様に、それぞれ実装用および製品検査用として利用することができ、前記実施形態と同様の作用効果を得ることができる。ただし、この実施形態のように形状が異なる識別マーカ－の場合には、前記センサとして形状を認識可能なCCDカメラ等を利用して画像処理により弁別を行う。この場合、色により識別する場合に比べて、得られた画像を2値化処理して形状弁別を行うことができ、弁別精度をより高めることができる。

【0027】この他、本発明にあっては、2つの識別マーカ－は、前述した色や形状以外に他の形態が異なって相互に識別し得るものであれば構わない。

【0028】次に本発明に係る積層チップインダクタの製造方法の実施の形態について説明する。図5は、本発明に係る積層チップインダクタ20の製造方法の一実施形態を説明するものである。なお、ここでは、印刷積層法に適用した場合の一例について説明する。

【0029】この製造方法では、まず、図5(a)に示すように、金属等により形成された基板25の上に下面の識別マーカ－24を印刷により薄層状に形成する。次に、図5(b)に示すように、この下面の識別マーカ－24の上に、電気絶縁層と導体パターン7とを交互に印刷により積層して積層体4を形成するとともに、この積

層体4の内部に各導体パターン7の各端部を順次螺旋状に接続して所定巻数のコイル6を形成する。次に、図5(c)に示すように、形成した積層体4の上面に前記下面の識別マーカ－24とは、色または形状等の形態が異なる上面の識別マーカ－22を形成する。次に積層体4の上面が平らになるようにここに誘電体を印刷形成し、そして、図5(d)に示すように、形成した積層体4を基板25から分離する。そして、分離した積層体4をチップ切断を行った後、焼成する。最後に、図5(e)に示すように、切断により得られたチップ状の積層体4の両端部にコイル6の各端部に各々電氣的に接続されるように一対の外部電極端子8をディップ等により形成する。

【0030】なお、本発明にあっては、積層チップインダクタ20を印刷積層法以外に例えばシート積層法により製造しても構わない。この場合、あらかじめ最上部に配設されるシートと、最下部に配設されるシートにそれぞれ形態の異なる相互に識別可能な識別マーカ－22，24を設けておくようにする。

【0031】

【発明の効果】本発明に係る積層チップインダクタによれば、積層体の実装面及び該実装面と相対向する他方の周側面にそれぞれの周側面を個別に識別可能な2種類の識別マーカ－を設けたことで、実装面の識別マーカ－を用いて積層チップインダクタの上方から積層チップインダクタのインダクタンス値やQ値を測定することができ、他方の識別マーカ－を従来と同様に実装用として利用し、内部コイルの中心位置からのズレに関係なく、実際の実装に合った測定値を得ることができる。これによって製品検査時におけるインダクタンス値やQ値の狭公差に対応することができる。

【0032】また、前記識別マーカ－として、色の異なる2種類の識別マーカ－を設けるか（請求項2）、また

形状の異なる2種類の識別マーカ－を設けることで（請求項3）、各識別マーカ－を各々個別に簡単に識別することができる。

【0033】また、本発明に係る積層チップインダクタの製造方法によれば、積層体の相対向する周側面にそれぞれ相互に形態の異なる識別マーカ－を容易に設けることができ、これによって、本発明に係る積層チップインダクタを非常に簡単に製造することができる（請求項5）。

【図面の簡単な説明】

【図1】本発明に係る積層チップインダクタの一実施形態を示した斜視図である。

【図2】本発明に係る積層チップインダクタの一実施形態を示した縦断面図である。

【図3】本発明に係る積層チップインダクタの他の実施形態を示した上面図である。

【図4】本発明に係る積層チップインダクタの他の実施形態を示した下面図である。

【図5】本発明に係る積層チップインダクタの製造方法の一実施形態を示した説明図である。

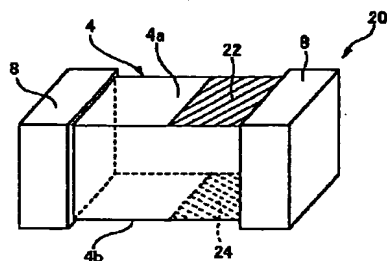
【図6】従来の積層チップインダクタの一例を示した斜視図である。

【図7】識別マーカ－を有する従来の積層チップインダクタの一例を示した側面図である。

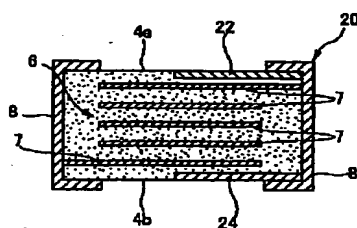
【符号の説明】

- 4 積層体
- 6 コイル
- 7 導体パターン
- 8 外部電極端子
- 20, 30 積層チップインダクタ
- 22, 24 識別マーカ－
- 32, 34 識別マーカ－

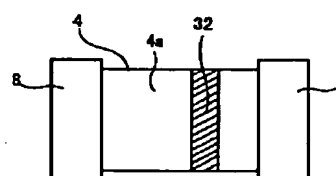
【図1】



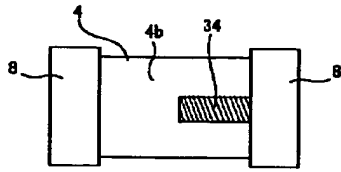
【図2】



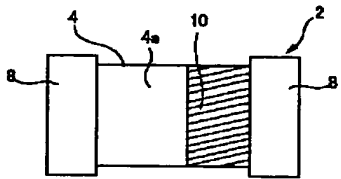
【図3】



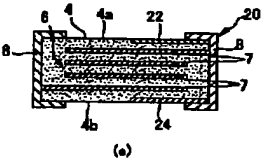
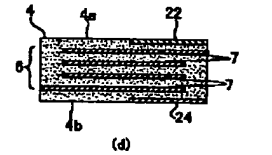
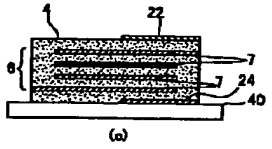
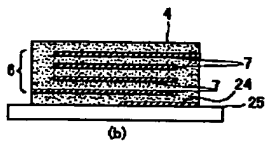
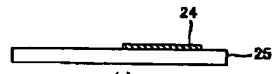
【図4】



【図7】



【図5】



【図6】

